

# PT2399

## Analog/Digital Hybrid Delay



敬遠していたディレイ石、PT2399。秋月で極安になり、つい試す気に。右の写真まで仕上げたってことは、実用に耐える石だったわけで……

### ■ 不安なデータシート ■

この石、どうも胡散臭かった。理由は前回書いたとおり。アナログ部分のアプリケーション回路がワケわかんかったこと、基本性能の表記が、にわかに信じられなかったこと。たとえば S/N。下の表から読み出せるのは残留ノイズが -90dBV！これは入力が 0.5Vrms (-6dBV) の時らしく、-6dBV を基準レベルと考えれば S/N は 84dB になる計算。ホント？ これって CD プレーヤより少し劣るだけで、ほとんどピュアオーディオ並みだ。アナログ回路部分で

発生するノイズは極小としても、A/D ~ D/A 間では歪やノイズが必ず生まれる。84dB なら 14bit のリニア PCM に相当する。う〜ん。

また、肝心の f 特も書かれていない。ロールスロイスのように「必要にして充分」なのだろうか。サンプリングクロックが可変なので一概には言えない、とも思えるが、データが何も無いのは不安だ。アナログ部分の LPF で約 10kHz 以上を切っているから上限は 10kHz と信じろ、ということなのかもしれない。ま、そんなこんなで、手を出すのをためらった。

## AC CHARACTERISTICS

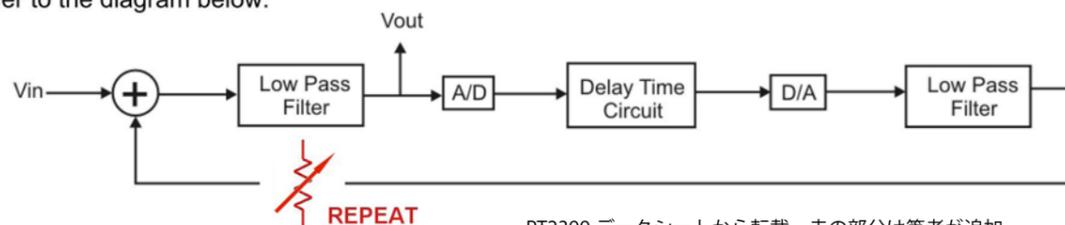
(Unless otherwise specified: Vcc=5.0V, fin=1KHz, Vi=500mVrms, fck=4MHz, Ta=25°C)

Parameter	Symbol	Test Condition	Min.	Typ.	Max.	Unit
Supply voltage	Vcc	-	4.5	5.0	5.5	V
Supply current	Icc	-	-	15	30	mA
Voltage gain	Gv	RL=47KΩ	-	-0.5	2.5	dB
Max. output voltage	Vomax	THD=10%	1	1.25	1.5	Vrms
Output distortion	THD	A-weighted	-	0.4	1.0	%
Output noise voltage	No	A-Weighted	-95	-90	-80	dBV
Power supply rejection ratio	PSRR	Vr=100mV, f=100Hz	-	-40	-30	dB

## FUNCTION DESCRIPTION

### ECHO MODE

Please refer to the diagram below:



PT2399 データシートから転載。赤の部分は筆者が追加。

### ■ 2399 の実力と料理法 ■

古人曰く、馬には乗ってみる、人には添ってみる、見る前に跳べ！ その他モロモロ。秋月でこの石を扱い始めてから値段が大幅に下がり、今は 130 円。China サイトでは 1 個 0.2USD 以下だ。130 円なら出音がオモチャのサルのシンバルでもあきらめがつく。やっと古人の言葉を実践する気になった。

まず、ワケわかんないながらアプリケーション通りに回路を組んでみる。おやっ？ なかなかマジではないか。これならエフェクタには充分だし、工夫すれば SE にも使えそう。BBD のような高域の圧迫感はまったくない。それに歪み感もないので、逆に自然の反響とは異質な、まさにデジタルの音。ある意味、音のクオリティが良すぎて無機質な匂いになっている。ディレイタイムを 50mSec あたりにするれば、教科書通りのドアプリング効果、つまりコムフィルタの見本になる。

バラック組みで鳴らしていて気になったのは「一発エコー」が出ないこと。REPEAT の VR を絞ってしまうとディレイ音は皆無になる。BBD ディレイに慣れている身としては、デュ

アルボイシングができないと困るなあ。

そこで、原因を探るべく面倒な「回路描き換え」を執行し、前回公表した回路を得た。そうか、設計思想？ が違うのだ。前ページ下段の図に REPEAT の VR を描き加えてみた。なるほどこれじゃあ絞り切ったらディレイ音は出てこない。どうする？ 回路を睨むうち、一発ディレイを得るには下図の ECHO OUT から取り出せばいい…とわかった。解決法がわかれば問題はない。とりあえず今回は IC 設計者の顔を立ってアプリケーション通りに作ってみよう。

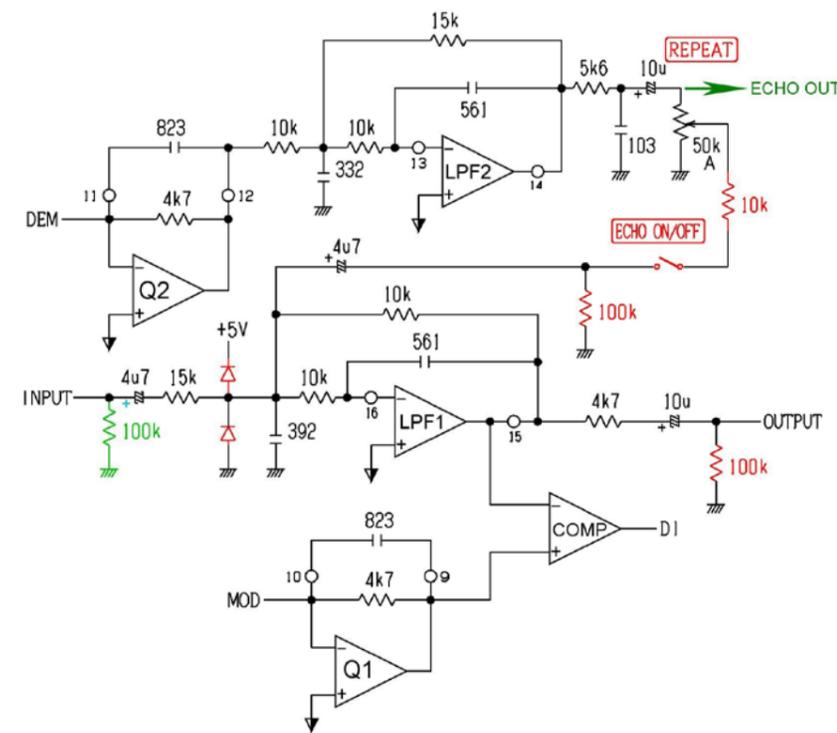
ただし次項で述べるように、エフェクタとして独立させるには、この石の前後にバッファやミキサが必要になる。また、うまく動かすために最小限のパーツを加えることにした。左下図で赤や緑で示したパーツだ。

まず、REPEAT の 2 番からつながる抵抗は 10k にする。この定数だと（リクツでは）VR フルテン時にエコー音は減衰せずにループし、無限回数のエコーになるはず（実際は SW 後の 100 k とで分圧されて少し減衰する）。また、この 10k と直列にエコー・オン/オフのフット SW を入れる。

SW の後の 100k は SW オフ時に 4u7 のマイナス極をアース電位に引っ張るためのものでクリック除け。

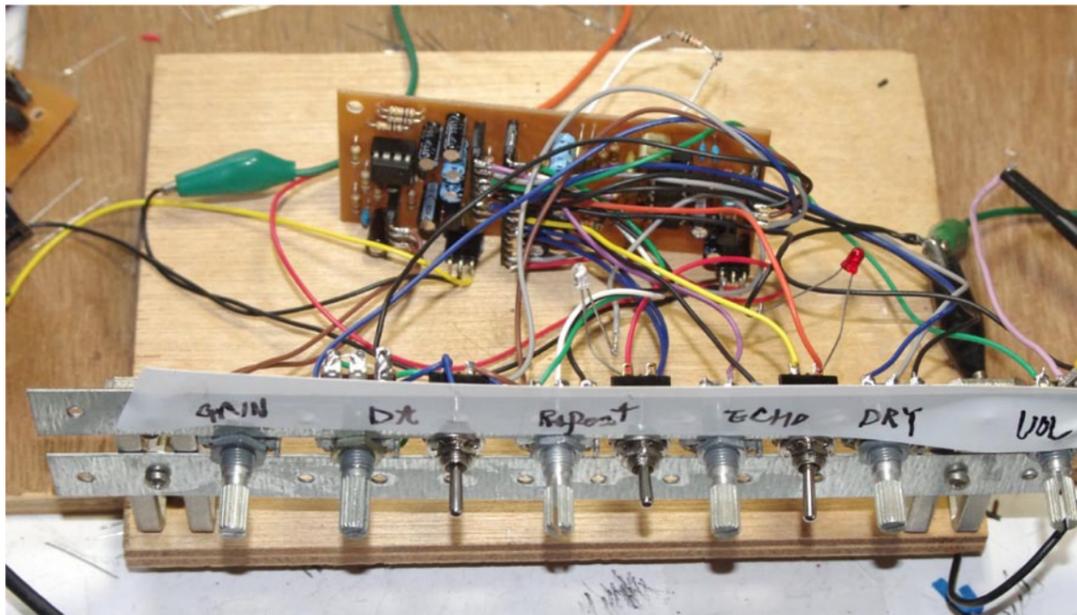
INPUT 直後の 100k は取ってしまう。この前に +9V 動作のオペアンプが来るため、信号の中心が 0V ではなくなるから。つまり、アペアン側側の信号の中心電圧は +4.5V であり、3299 側では +2.5V（動作電圧が +5V だから）で、これをわざわざ 0V に引っ張る必要はない。そして 4u7 の極性は、オペアンプ側が高いのでアプリケーションとは逆にする。

また、オペアンプから ± 2.5V 以上の信号が来ると 2399 は受け入れられない。そこでダイオード 2 本で保護してやる。難しい？ 大丈夫ですよ。







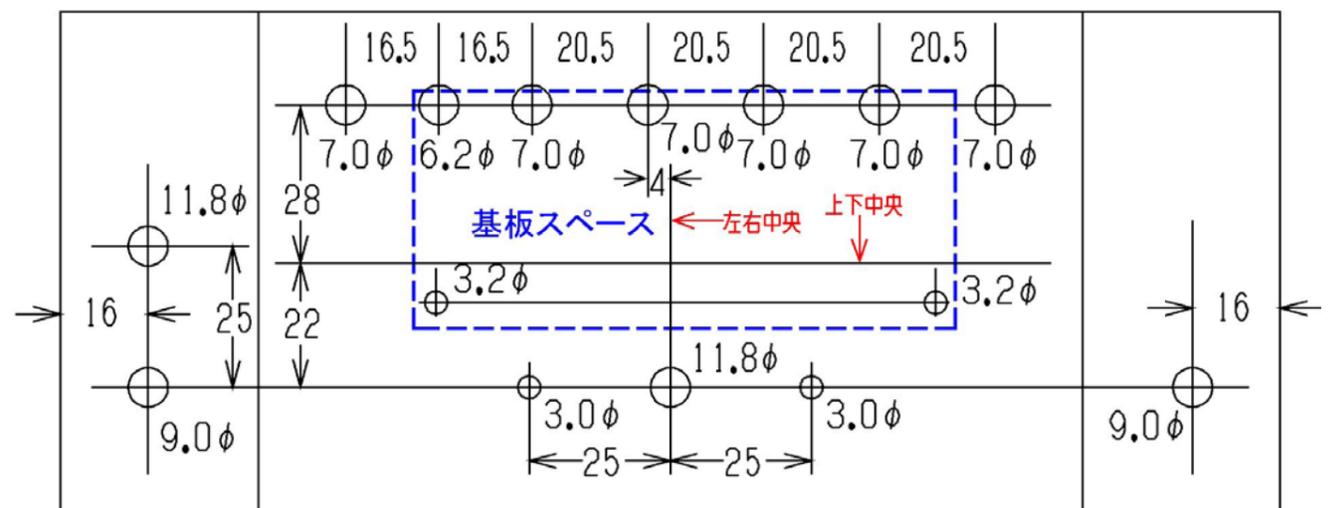
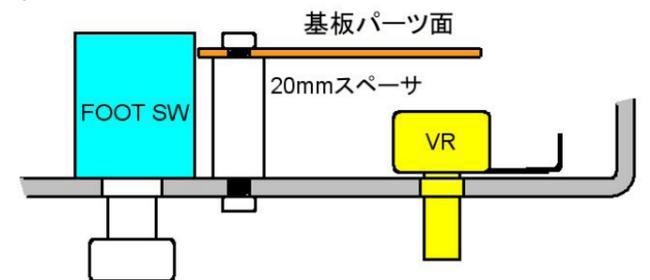


## ■ ケース加工 ■

ふだん、ネットの記事では「ケースは皆さんご自由に」にしているけれど、今回はへんな小細工を弄しているの、私と同じ TD10-15-4 を使いたい人のために少々説明しておこう。

VR を 6 個付け、フット SW、電池のスペースを考えると、基板は宙吊りにするしかない。下図の構造が結論。基板は 20 ミリのスペーサでケースから持ち上げ、ビス 2 本の片持ちで支える。そうすれば下のスペースに VR を付けられる。だからビス穴は 2 個になるわけ。

二連 VR もどうにか潜り込める。ただ中点オフのトグル SW だけは、取り付け方によっては基板裏面と接触してしまう。解決法はふたつ。SW のナットやワッシャを取り払って、ケース内への飛び出しを最小にすることがひとつ。もうひとつは基板を取り付ける 2 本のビス穴位置を、下のケース加工図でいえば右のほうギリギリまで寄せて、基板位置自体をトグル SW 位置からずらす。だからビス穴位置は指定していない。どっちみちビス穴位置は、他のパーツを付け終わってから現物合わせで決める方が賢い。



## ■ テストと結線 ■

憶えてますか？ ずーっと前、ギターアンプのプリ部を作ったときに活躍したテストベンチまがい。VR が 6 個も付く今回、これがないと基板テスト中に VR を探し回ることになって、まるでお手上げ。作ってなかった人は、たとえばボール紙に VR や SW の取り付け穴を開け、名称を書いておいてもいい。いずれにしてもこの基板を完全なバラックでテストするのは無謀すぎる。不要なストレスは失敗の元だし。

下がテスト用結線。ひとつのコネクタから出る線の行き先が同じパーツなら理想的だが、パターン設計が未熟ゆえ、そうもいかない。その分、配線が面倒くさくなった。ごめん。

ピンヘッダにはすべて先が 90 度曲がった L 型を使った。ケース内スペースに余裕が無かったからだ。それにストレートよりはんだ付けしやすい。右下の写真のように配線材をはんだ付けした箇所を熱収縮チューブで保護しておく。なお、ピンヘッダをブレッドボードに差した状態ではんだ付けすると火傷をしない。

